

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP362199075A

DOCUMENT-IDENTIFIER: JP 62199075 A

TITLE: MANUFACTURE OF LAMINATED TYPE PIEZOELECTRIC ELEMENT

PUBN-DATE: September 2, 1987

INVENTOR-INFORMATION:

NAME

TOMITA, MITSURU

EZAKI, KUNIO

NAGAIKE, MASAO

INT-CL (IPC): H01L041/08

ABSTRACT:

PURPOSE: To make it possible to cut out many laminated bodies at one lamination thereby simplifying manufacturing processes and to improve mechanical strength, by forming many holes, bonding a sintered piezoelectric ceramic plates, in which inner electrodes are provided as a unitary body, cutting the plates so as to cut the holes, providing outer electrodes in recess parts, and connecting the inner electrodes.

CONSTITUTION: Many holes 30 are provided in piezoelectric ceramic plates 34 at a specified pitch. Inner electrodes 32 are formed so that one surface reaches the edge of each hole and the edge of the hole remains at the other surface. Many sheets of the sintered piezoelectric ceramic plates 34 are laminated so that the hole positions agree with each other and the same electrode patterns face to each other and bonded as a unitary body. The laminated block is cut so that the hole 30 is cut at two or more places at least as shown by broken lines. Thus piezoelectric laminated bodies 36 are formed. A conducting agent as an outer electrode 40 is applied to each recess part 38 of the laminated body 36. The inner electrodes 32, which are alternately exposed in the recess parts 38, are connected, and the laminated type piezoelectric element is obtained.

COPYRIGHT: (C)1987,JPO&Japio

----- KWIC -----

Abstract Text - FPAR (1):

PURPOSE: To make it possible to cut out many laminated bodies at one lamination thereby simplifying manufacturing processes and to improve mechanical strength, by forming many holes, bonding a sintered piezoelectric ceramic plates, in which inner electrodes are provided as a unitary body, cutting the plates so as to cut the holes, providing outer electrodes in recess

parts, and connecting the inner electrodes.

Abstract Text - FPAR (2):

CONSTITUTION: Many holes 30 are provided in piezoelectric ceramic plates 34 at a specified pitch. Inner electrodes 32 are formed so that one surface reaches the edge of each hole and the edge of the hole remains at the other surface. Many sheets of the sintered piezoelectric ceramic plates 34 are laminated so that the hole positions agree with each other and the same electrode patterns face to each other and bonded as a unitary body. The laminated block is cut so that the hole 30 is cut at two or more places at least as shown by broken lines. Thus piezoelectric laminated bodies 36 are formed. A conducting agent as an outer electrode 40 is applied to each recess part 38 of the laminated body 36. The inner electrodes 32, which are alternately exposed in the recess parts 38, are connected, and the laminated type piezoelectric element is obtained.

Application Date - APD (1):
19860227

⑫ 公開特許公報(A)

昭62-199075

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)9月2日

H 01 L 41/08

C-7131-5F

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 積層型圧電素子の製造方法

⑯ 特 願 昭61-42170

⑰ 出 願 昭61(1986)2月27日

⑱ 発 明 者 富 田 充 東京都港区新橋5丁目36番11号 富士電気化学株式会社内
 ⑱ 発 明 者 江 崎 国 男 東京都港区新橋5丁目36番11号 富士電気化学株式会社内
 ⑱ 発 明 者 長 池 正 夫 東京都港区新橋5丁目36番11号 富士電気化学株式会社内
 ⑲ 出 願 人 富士電気化学株式会社 東京都港区新橋5丁目36番11号
 ⑳ 代 理 人 弁理士 茂 見 穰

明 細 書

1. 発明の名称

積層型圧電素子の製造方法

2. 特許請求の範囲

1. 所定のピッチで多数の穴が穿設され各穴について一方の面は穴縁まで達し他方の面は穴縁を残すように内部電極が形成された圧電セラミック板を、その穴位置が一致し且つ同じ電極パターンが向き合うように多数枚積層して接着剤により接着一体化し、次に前記穴を少なくとも2個所以上で割り切るように切断して圧電積層体を製作し、前記穴が分割されて形成された凹部に外部電極を設けて、露出している内部電極間を接続することと特徴とする積層型圧電素子の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、圧電アクチュエータ等に用いられる積層型圧電素子の製造方法に関し、更に詳しくは、多数の穴を有し所定形状の内部電極を形

成した多数の焼結済み圧電セラミック板を接着により一体化し、前記穴を2個所以上で割り切るように細断して穴となっていた凹部に内部電極を露出させ、外部電極を施して内部電極間の電気的接続を行うようにした積層型圧電素子の製造方法に関するものである。

〔従来の技術〕

微細加工を必要とする半導体など各種電子部品の製造装置や微小位置決めを必要とする光学装置等においては微小変位を行わせるため圧電アクチュエータが用いられている。

このような圧電アクチュエータに用いられる積層型圧電素子の製造方法としては、焼結済みの多数の圧電セラミック板を接着一体化する方法と、未焼結シートを積層してから一体焼結する方法がある。

前者の積層接着法は、例えば第4図に示すように、所定の外形寸法(直径5~30mm、厚さ0.1~1mm程度)の焼結済み圧電セラミック板10の表裏両面に焼付け銀等で電極層を形成

し、これとはほぼ同寸法にエッチング等で作成した金属端子板12(厚さ約35~50 μ m)とを1枚毎に接着剤を塗布して金属端子12aの方向を揃えて数十~数百層積層接着した後、対応する2組の金属端子12a毎にそれぞれリード線14で接続し組み立てる方法である。

それに対して後者の一体焼結方法は、圧電セラミックの未焼結シートに内部電極を印刷し、積層圧着して一体焼結し、所定寸法に切り出した後に外部電極を形成する方法である。例えば第5図に示すように、圧電セラミック板10の間に白金のような内部電極16が介在し、その側面において内部電極一層おきにガラス等の絶縁材18を塗布して覆い、更にその上から外部電極20を塗布する構成である。

〔発明が解決しようとする問題点〕

ところが前者の積層接着による方法は、所定形状の圧電セラミック板と金属端子板とをその端子方向を揃えて積層しなければならないため作業が極めて煩瑣であり、量産性に乏しく低価

とができるような積層型圧電素子の製造方法を提供することにある。

〔問題点を解決するための手段〕

上記のような目的を達成することのできる本発明は、基本的には焼結済み圧電セラミック板を積層接着する方法を採用し、外部電極の形成ならびに内部電極と外部電極との接続構造に工夫を施し、量産化に適すように改良した積層型圧電素子の製造方法である。

即ち本発明では、所定のピッチで多数の穴が穿設され、各穴について一方の面は穴縁まで達し他方の面は穴縁を残すように内部電極が形成された構造の焼結済み圧電セラミック板を用いている。そして、この圧電セラミック板を、その穴位置が一致し且つ同じ電極形状が向き合うように多数枚積層して接着剤により接着一体化し、積層体ブロックを得る。

次に得られた積層体ブロックを、前記穴を少なくとも2個所以上で割り切るように切断して圧電積層体を製作する。従って、この圧電積層

化し難い欠点がある。

それに対して後者の一体焼結する方法は、一度の積層によって多数の圧電積層体を切り出せることから積層作業の手間が省ける利点がある。しかし圧電セラミックの焼結温度は1200~1300℃と高温であり、セラミックの組成物が鉛化合物で反応性が高いことと相俟て内部電極は白金のような高価な貴金属に限定されており、このため電極材料に要するコストが高くなる欠点がある。また白金内部電極は不均一歪を避けるため層間全面に形成する必要があり、それによって層間のセラミック固相反応が制限され密着強度が低下する構造的な欠陥を有している。

本発明の目的は、上記のような従来技術の欠点を解消し、内部電極に安価な材料を用いることができ、一度の積層によって多数の圧電積層体を切り出すことができ、外部電極の形成も含めて製造工程が著しく簡素化され、しかも機械的強度等について十分高い信頼性を確保するこ

体には穴が分割されて形成された凹部が積層方向に2本以上現れる。

この凹部に外部電極を設けて、露出している内部電極間を接続する。このようにして積層型圧電素子が製造されるのである。

〔作用〕

本発明は基本的には焼結済み圧電セラミック板を積層接着する方法であるから、内部電極として銀やニッケルのような安価な材料を使用できる。また内部電極の引出し構造を工夫したから、金属端子板を挟み込む必要は無く、一度の積層作業により得られたブロックから所定寸法に切り出すことによって多数の圧電積層体を得ることができる。

内部電極と外部電極との接続も、圧電積層体の所定の位置に絶縁物を付着させるのではなく、圧電積層体の側面に形成された凹部に一層おきに露出している内部電極を外部電極で接続するだけでよいから、圧電セラミック板の厚みが極めて薄くても、また積層枚数が極めて多くなっ

ても作業が容易である。

〔実施例〕

第1図は本発明方法の一実施例を示す工程説明図である。まず同図Aに示すように、多数の穴30を設け、表面に所定形状の内部電極32を形成した焼結済み圧電セラミック板34を多数枚積層し、接着剤を用いて接着一体化する。圧電セラミック板34としては、例えば縦横各50mm、厚さ0.2mm程度の寸法のものが好適である。

各圧電セラミック板34の詳細を第2図および第3図に示す。圧電セラミック板34には2mm程度の穴30が縦横に所定のピッチで多数穿設される。そして一方の面は穴縁まで達するが他方の面は穴縁を残すように内部電極32が形成される。

例えばある圧電セラミック板34aのある一つの穴30aについてみると、その上面では穴縁に達するまで内部電極32が形成され、下面では穴縁を残すように内部電極32が形成され

ボキシ接着剤をスクリーン印刷して数十～数百枚積層し、パイスで緊縛し硬化させる。なお第1図においては図面を簡略化するため圧電セラミック板は比較的少ない枚数しか描いていないが、実際は前記のように多数枚積層されることになる。この積層接着は案内ピンを用い、穴位置が一致し且つ同じ電極形状が向き合うように行われる。接着剤の印刷厚さや挟み込み圧力等により積層したブロックの高さは一定値になる。

次にこの積層ブロックをダイヤモンドブレードを用いた切断機等によって第1図Aの破線で示す位置で、すなわち穴30を少なくとも2個所以上（本実施例では2個所）で割り切るような形状に切り出し、同図Bに示すような圧電積層体36を製作する。

得られた圧電積層体36は両側2個所で穴が分割されたことによる凹部38を有する。この凹部38では、穴縁まで達するように形成した内部電極部分は露出するが、穴縁を残した内部電極部分は露出しない。従って積層された各内

る。そのすぐ下の圧電セラミック板34bの対応する位置の穴30bについてみると、その上面では穴縁を残すように内部電極32が形成され、下面では穴縁まで内部電極32が形成される。各圧電セラミック板は、穴縁を残すような内部電極パターンが各穴について格子状に交互に配列されている。

内部電極32は、例えば銀ペーストをスクリーン印刷し焼付けることによって容易に形成できる。この程度の寸法の圧電セラミック板に銀電極を形成する工程は、例えば従来圧電ブザー等の素子製造において行われていた工程と類似しており、既に量産技術が確立されているから安価に且つ容易に製作することが可能である。

なお圧電セラミック板34に穴30を穿設するのは、未焼結時であってもよいし、焼結後であってもよい。焼結後に穿設する場合には内部電極形成前であってもよいし形成後であってもよい。

このような圧電セラミック板34に例えばエ

部電極は2個所の凹部38で交互に露出することになる。

最後に同図Cに示すように、このような圧電積層体36の両方の凹部38に、外部電極40として導電性接着剤を塗布して積層型圧電素子を得るのである。

なお各圧電セラミック板34の分極は、基本的には板単体の状態の時に行うが、場合によっては積層接着した後に行ってもよい。

以上本発明の好ましい一実施例について詳述したが、本発明はこのような構成のみに限定されるものではない。内部電極として上記の実施例では銀の焼付けを行っているが、ニッケルメッキ等で形成することも可能である。圧電セラミック板に形成する穴の形状や内部電極パターンは適宜変更可能である。上記の実施例では格子状に穴縁を残す内部電極パターンを設けているが、一列おきに穴縁を残すパターンを繰り返す形状としてもよい。また積層ブロックの切断位置も形成した内部電極のパターンに応じて変

更できる。穴の位置で十字に切り出さなくてもよい。つまり凹部が圧電積層体の隅に位置せず側面中央に現れるような構造とすることもできる。

〔発明の効果〕

本発明は上記のように、多数の穴を配列し所定形状の内部電極を形成した焼結済み圧電セラミック板を積層接着し、前記穴を2個所以上で割り切るように細断して凹部に内部電極を露出させ外部電極を施して接続するように構成したから、金属端子板等の挟み込みが不要となり、大きな圧電セラミック板を用いた積層接着と切断という簡易な方法によって多数の圧電積層体を一度に得ることができる効果がある。

また本発明は接着による一体化方法だから、強固な構造接着剤を用いることによって機械的強度が高くなり信頼性が向上するし、更に内部電極に安価な電極材料を使用できるため、前記多数個の切り出しが行なえることと相俟て極めて安価に製造できる効果がある。

更に各内部電極の相互接続も凹部に導電材料を付着させるだけで完了するため極めて容易であり、圧電セラミック板が更に薄くなっても十分対応できる等の優れた効果がある。

4. 図面の簡単な説明

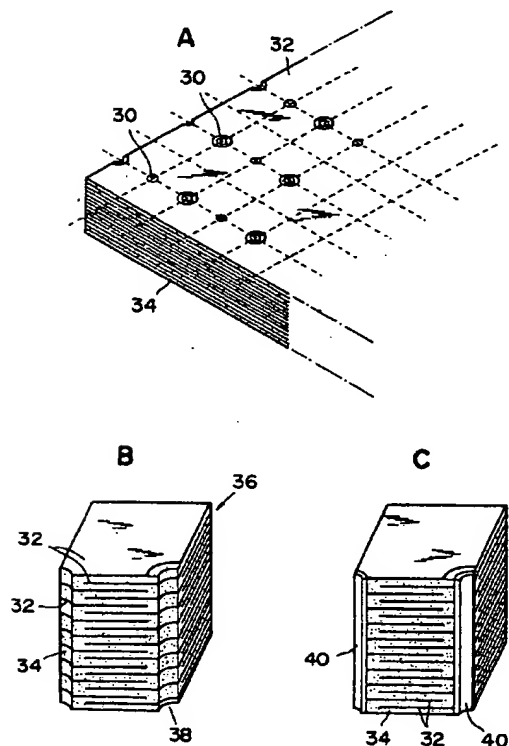
第1図A～Cは本発明に係る積層型圧電素子の製造方法の一実施例を示す工程説明図、第2図は圧電セラミック板の構造を示す説明図、第3図はそのⅡ-Ⅱ断面図、第4図および第5図はそれぞれ従来技術の説明図である。

30…穴、32…内部電極、34…焼結済み圧電セラミック板、36…圧電積層体、38…凹部、40…外部電極。

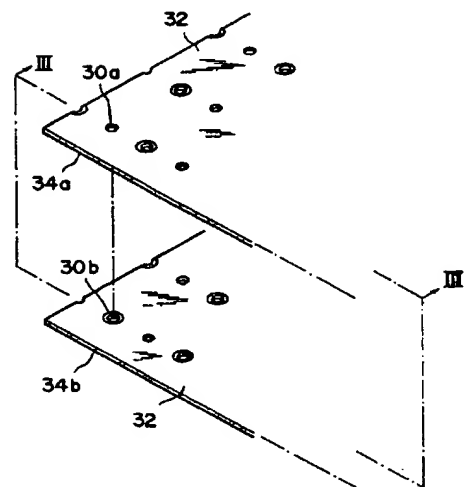
特許出願人 富士電気化学株式会社

代理人 茂 見 権

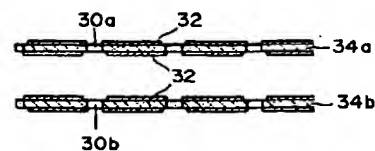
第1図



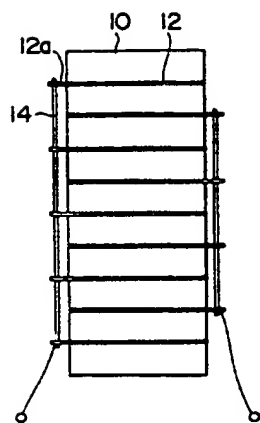
第2図



第3図



第 4 図



第 5 図

